1/9/5 DIALOG(R)File 347: JAPIO (c) JPO & JAPIO. All rts. reserv.

01961716

PRINTING CONTROLLING SYSTEM

PUB. NO.:

61-175816 [JP 61175816 · A]

PUBLISHED:

August 07, 1986 (19860807)

INVENTOR(s):

INOMATA TADAAKI

APPLICANT(s): TOSHIBA CORP [000307] (A Japanese Company or Corporation), JP

(Japan)

APPL. NO.:

60-016779 [JP 8516779]

FILED:

January 31, 1985 (19850131) [4] G06F-003/12; B41J-029/38; G06K-015/00

INTL CLASS:

45.3 (INFORMATION PROCESSING - Input Output Units); 29.4

JAPIO CLASS:

(PRECISION INSTRUMENTS -- Business Machines)

JAPIO KEYWORD: R131 (INFORMATION PROCESSING - Microcomputers &

Microprocessers)

JOURNAL:

Section: P, Section No. 530, Vol. 10, No. 387, Pg. 105,

December 25, 1986 (19861225)

ABSTRACT :

PURPOSE: To stop a printing operation on the way by providing a means for decoding an asynchronous buffer clear command when it has arrived, and setting forcibly an input address pointer and an output address pointer to the same position.

CONSTITUTION: When it is recognized that a printing instruction is an asynchronous instruction, an I/O3 starts a data input to an asynchronous buffer area 21 of a main storage device 2. In such a state, when it is desired that all printing data that is inputted to the buffer 21 already are not printed but suspended, an instruction of an asynchronous buffer. clear command is delivered to a CPU1 from a software. As a result, the asynchronous buffer clear command is analyzed in the I/O3, and an input side pointer 211 and an output side pointer 212 of the buffer 21 are set to the same position. In such a way, in the asynchronous buffer input routine, it is decided that no data exists in the buffer 21, and the operation to the printer 4 is stopped.

BEST AVAILABLE COPY

四公開特許公報(A) 昭61 - 175816

@Int_Cl_4

證別記号

庁内整理番号

四公開 昭和61年(1986)8月7日

G 06 F 3/12 29/38 41 15/00 G 06 K

7208-5B 6822-2C

発明の数 1 (全3頁) 7208-5B 審査請求 未請求

印字制御方式 図発明の名称

> 昭60-16779 の特 顋

昭60(1985)1月31日 多出 題

青梅市末広町2丁目9番地 株式会社東芝青梅工場内 明 79発 明 者 糬 股

川崎市幸区堀川町72番地 株 式 会 社 東芝 顋 人 仍出

武彦 外2名 弁理士 鈴江 20代 理

細

1. 発明の名称

卸 字 方

2. 特許請求の範囲

入力データが取込まれ、一杯になった状態で 送次出力される非同期パッファと、このパッフ ァに対する Read/Write 位置がそれぞれ設定さ れる入出力アドレスポインタと、非同期バッフ ァクリアコマンドの到来によりこれを解読し上 紀入力アドレスポインタと出力アドレスポイン タを同位置に強制設定する手段とを備え、この 手段により見掛け上上記非同期パッファをクリ **すし、印字動作を中途停止することを特徴とす** る印字制御方式。

3. 発明の詳細な説明

(発明の技術分野)

本発明は、印字動作を中途で停止することの 出来る印字制御方式に関する。

(発明の技術的背景とその問題点)

近時、半導体技術の進歩により、マイクロブ

ロセッサ及びその周辺ファミリーである周辺デ バィス制御用の LSI が安価で入手出来る様に なった。これら氏成の LSI コンポーネントは 外部論理回路を付加せずに組合せ可能であり、 マイクロブロセクサが持つソフトウェア命令を 用いて有根的に結合することにより、高性能コ ンピューメシステムを構築することが出来る。 又、入出力制御の根能をCPU から負荷分散し、 入出力制御にも専用のマイクロブロセッナを使 用することも考えられる。現在においてはこの **根能分散方式が主流となっている。**

上記システムにおける印字のための動作を例 示ナる以下に示す様になる。まず、 CPU から 送られてくるソフトウェアデーメを、コントロ - ラ 匁 で主 記憶装 置上の非同期 命令用パッファ 領域(処理を速くするためにプリンタへの印字 デーメをためこむためのエリア)に随時取り込 む。そして、その取り込まれたデーメをコント ローラタで解析し、ブリンタイメージに変換後、 プリンタ気に改して所望の印字を行なっていた

ものである。

ところで、オペレータ間でブリンタに対し全てのデータ入力を終えた後(ブリンタの印字は 終了していない)、何んらかの割込みが発生して印字を中止したいといった要求が生じることがある。しかしながら従来、これ以上印字したくないという時にブリンタの印字を途中で停止する手段がなく、 従って、印字終了 盗符 たった。

「発明の目的)

本発明は上記欠点に鑑みてなされたものであり、ブリンタに対し送出した印字データを、オペレータの判断により全て印字し終わる前でもブリンタの動作を停止させ、次の印字データをブリンタに出させるようにした印字制御方式を提供することを目的とする。

〔 発明の 煮摂 〕

本 発明は上記目的を実現するため、 入力データが取込まれ、 これが一杯になった状態で選次 出力される非同期パッファと、このパッファに

主記憶装置2に格納されたブログラムに従がい、システムバス 5 に接続される各デバイスのコントロールを行たう。主記憶装置2へは他に後けてあれる。 3 は入出力処理装置 3 は上記 C P U 1からブリンタ 制御部が負され、その制御を司どるもので、接続されるブリンタ 4 を管理する。

第2図は上述した非同期命令用パッファ21 の構造を示す図であり、211は、入力 倒スタートポインタ,212 は出力倒スタートポイン タのそれぞれを示す。

以下、本発明実施例の動作につき詳細に設明する。

ソフトウェアから渡された合令を CPUIが既 み取り、ブリンタイへ出力するためにブリント 命令がパスライン 5 を経て入出力処理装置 3 に 彼される。ここで、入出力処理装置 3 はブリン ト会令が非同期命令であることを認識すると、 主記憶装置 2 の非同期パッファエリア 2 1 へデ 対する Read/Write 位置がそれぞれ設定される
入出力アドレスポインタで構成されるコマンン
ーラに、非同期パッファンリアドレスポインタを同位では、
の到来によりこれを解読し、入力アドレスポインタを同位を
によりこれを解読し、
と出力アドレスポインタを同位では
連立と
ですっての内容を取込むルーチンでは非同期パッファウにデータ無しと判断しずリンタの動作を
チ止させる。

このことにより、従来非同期命令による印字 命令を実行させた場合、途中で印字動作を停止 させたくてもソフトウェアから渡されたデータ を全て印字し終わる近次の印字命令を出すこと が出来なかったものが、どこでも印字動作を中 途で停止することが出来る。

〔発明の実施例〕

以下、図面を使用して本発明実施例につき詳 紀に説明する。第1図は本発明を実現するデー タ処理装置の構成例を示すブロック図である。 図において、1は制御中枢となるCPU であり、

ータ取込みを開始する。データの解析はデータの取込み処理と非同期に行なわれ、ブリンタ 4 へのデータ 転送は DMA (Direct Memory Access) が行なわれる。 DMA 転送の間に新たにソプト フェアからの命令が非同期パッファ 2 1 に取込まれる。

非同期パッファ 2 1 の構造は第 2 図に示すようにロータリー式にたっており、入力が一杯 (FULL状態)になるとデータの取込みにやめて、データの解析を行いブリンタ 4 への田子データの転送を行なう。データ転送中に のリンタ 5 でっこのように非同期パッファ 2 1 が一杯になると入力側が出力倒を追いかける形となっている。

そこで、氏に非同期パッファ 2 1 K取込まれた印字データを全てブリンタ 4 K印字させずに中止させたいという時に、ソフトウェアより非同期パッファクリアコマンドという命令を CPU 1 へ戻す。このことにより、入出力処理基準 3

にてこの非同期パッファクリアコマンドを解析し、非同期パッファ 2 1 の入力 何のポインタ 2 1 2 を回じ位置に設定する。こうすることにより、非同期パッファ収込みルーチンでは上記パッファ 2 1 内にデータがないと判断しブリンタ 4 への動作を停止する。

尚、本発明はブリンタについてのみ述べたが、 ファクシミリ等のデータ転送にも同様の方式に て応用することが出来る。

(発明の効果)

以上説明の様に本発明によれば、従来、非问期命令による印字命令を実行させた場合、途中で印字動作を停止させたくてもソフトウェアから変されたデータを全て印字し終る迄次の印字命令を出すことが出来なかったものが、その要求が生じたときにどこでも印字動作を中途で停止させることが出来る。

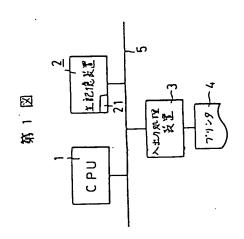
4. 図面の簡単な説明

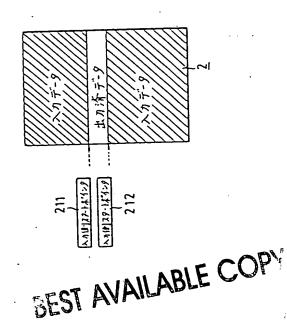
第1図は本発明を実現するデータ処理装置の

常成例を示すブロック図、第2図は本発明にて使用される非同期パッファの周辺を示す概略複 成図である。

1 ··· CPU 、 2 ··· 入出力処理装置、 3 ··· 入出力処理装置、 4 ··· プリンタ、 2 1 ··· 非同期パッファ、 2 1 1 ··· 入力倒スタートポインタ、 2 1 2 ··· 出力倒スタートポインタ。

出陌人代理人 弁理士 鈴 江 武 彦





-83-

囪